

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-297286

(43)Date of publication of application : 18.11.1997

(51)Int.Cl.

G02F 1/015
G02F 1/025

(21)Application number : 08-113945

(71)Applicant : NIPPON TELEGR & TELEPH CORP
<NTT>

(22)Date of filing : 08.05.1996

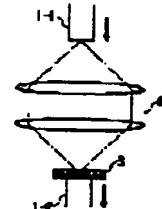
(72)Inventor : HIRANO AKIRA
TSUDA HIROYUKI
KAWASE NOBUYUKI
MATSUMURA KAZUYUKI

(54) OPTICAL SURGE SUPPRESSING CIRCUIT

(57)Abstract:

PROBLEM TO BE SOLVED: To absorb and suppress optical surge or the like with a simple and inexpensive structure by using such a semiconductor device that the energy per one photon of incident light and the band gap energy of the semiconductor element are made in a specified relationship.

SOLUTION: The circuit consists of optical fibers 1-1, 1-2, incident side light condensing means 2 and semiconductor thin film 3. The light from the optical fiber 1-1 is condensed through the incident side light condensing means 2 on the semiconductor thin film 3, and the light emitted from the semiconductor thin film 3 is coupled to the optical fiber 1-2. In this case, the energy Ein of one photon of the incident light and the band gap energy Eg of the semiconductor device satisfy the relationship of $0.8 < Ein/Eg < 1.1$. By using this semiconductor, the incident side light condensing means to guide incident signal light to the semiconductor device, and the light condensing means on the exit side to emit light transmitted through the semiconductor device as the outgoing signal, optical surge in the incident light is suppressed by the function of the semiconductor 3.



LEGAL STATUS

[Date of request for examination] 30.01.2001

[Date of sending the examiner's decision of rejection] 06.07.2004

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-297286

(43)公開日 平成9年(1997)11月18日

(51)Int.Cl. ⁸ G 0 2 F 1/015 1/025	識別記号 5 0 5	序内整理番号 F I G 0 2 F 1/015 1/025	技術表示箇所 5 0 5
---	---------------	--	-----------------

審査請求 未請求 請求項の数 5 O L (全 8 頁)

(21)出願番号 特願平8-113945	(71)出願人 日本電信電話株式会社 東京都新宿区西新宿三丁目19番2号
(22)出願日 平成8年(1996)5月8日	(72)発明者 平野 章 東京都新宿区西新宿三丁目19番2号 日本 電信電話株式会社内
	(72)発明者 津田 裕之 東京都新宿区西新宿三丁目19番2号 日本 電信電話株式会社内
	(72)発明者 川瀬 伸行 東京都新宿区西新宿三丁目19番2号 日本 電信電話株式会社内
	(74)代理人 弁理士 古谷 史旺

最終頁に続ぐ

(54)【発明の名称】光サージ抑圧回路

(57)【要約】

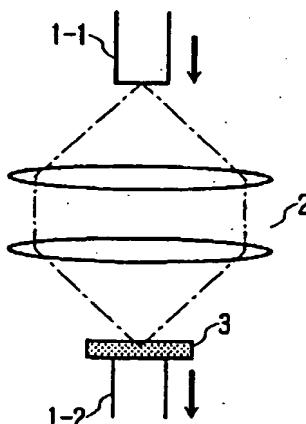
【課題】簡単かつ安価な構成で光サージ等を吸収・抑圧する。

【解決手段】入射光の光子1個あたりのエネルギーをE_{in}とし、半導体素子のバンドギャップエネルギーをE_gとしたときに、

$$0.8 < E_{in} / E_g < 1.1$$

となるような半導体素子に光サージを入射して抑圧する。

本発明の第1の実施形態



【特許請求の範囲】

【請求項1】 入射光の光子1個あたりのエネルギーを E_{in} とし、半導体素子のバンドギャップエネルギーを E_g としたときに

$$0.8 < E_{in}/E_g < 1.1$$

を満たす半導体素子と、

入射信号光を前記半導体素子に導く入射側集光手段と、前記半導体素子を透過した光を出射信号光として取り出す出射側集光手段とを備えたことを特徴とする光サージ抑圧回路。

【請求項2】 請求項1に記載の光サージ抑圧回路において、

半導体素子の位置を光軸方向に微動させる微動機構を備えたことを特徴とする光サージ抑圧回路。

【請求項3】 入射光の光子1個あたりのエネルギーを E_{in} とし、半導体素子のバンドギャップエネルギーを E_g としたときに

$$0.8 < E_{in}/E_g < 1.1$$

を満たし、透過した入射光を折り返す手段を含む半導体素子と、

入射信号光を前記半導体素子に導き、前記半導体素子を透過および反射した光を出射信号光として取り出す集光手段とを備えたことを特徴とする光サージ抑圧回路。

【請求項4】 請求項3に記載の光サージ抑圧回路において、

集光手段は、入射信号光と出射信号光とを分離する光サーキュレータを含むことを特徴とする光サージ抑圧回路。

【請求項5】 受光素子の光入射面に、入射光の光子1個あたりのエネルギーを E_{in} とし、半導体素子のバンドギャップエネルギーを E_g としたときに

$$0.8 < E_{in}/E_g < 1.1$$

を満たす半導体薄膜および無反射コーティング層を備えたことを特徴とする光サージ抑圧回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、入射信号光の光サージや急激な光パワーの増加を抑圧して出力する光サージ抑圧回路に関する。

【0002】

【従来の技術】エルビウムドープファイバ型光増幅器等では、入射光パワーの瞬断が発生するとエルビウムイオンの励起上準位に過度の励起電子が蓄積し、入射信号光が復帰する瞬間に非常に大きなピークパワーをもつ光パルス(光サージ)が発生する。この光サージは、後段に接続されているコネクタや受光器に悪影響を与えることがあるので、その対策が必要になっている。

【0003】従来の光サージ抑圧回路としては、入射光パワーをモニタし、その瞬断を検出したときに励起光パワーの供給を停止する構成のものがある。しかし、瞬断

時間がミリ秒程度またはそれ以下に短くなると、入射光パワーの瞬断を検出して直ちに励起光パワーを断にしても、エルビウムイオンの励起上準位の緩和時間自体がミリ秒のオーダなので、物理的に光サージを抑圧することができなかった。

【0004】また、光増幅器の出力側に可変の光減衰器または光変調器を備え、光サージの発生に合わせて減衰量を増加させる構成のものが考えられる。しかし、この場合にも、光検出器、光減衰器、それらを制御する回路のすべてに高速応答のものが要求される。

【0005】

【発明が解決しようとする課題】入射光パワーの瞬断に応じて光増幅器への励起光パワーを制御する構成では、入射光パワーの瞬断時間が短くなると励起光パワーの供給停止では間に合わず、光サージを抑圧することができなかった。また、光減衰器等を用いた構成では、高速の制御系が必要となり、装置のコスト上昇が避けられなかった。

【0006】本発明は、簡単かつ安価な構成で光サージ等を吸収・抑圧することができる光サージ抑圧回路を提供することを目的とする。

【0007】

【課題を解決するための手段】本発明の光サージ抑圧回路は、入射光の光子1個あたりのエネルギーを E_{in} とし、半導体素子のバンドギャップエネルギーを E_g としたときに、

$$0.8 < E_{in}/E_g < 1.1$$

となるような半導体素子を用いることを特徴とする。このような半導体素子に光サージを入射したときの抑圧動作について、図19、20を参照して説明する。

【0008】図19(a)は、半導体素子に入射される光サージの時間波形を示す。この光パルスのエネルギーが集光手段を介して半導体素子上に集められると、図19(b)に示すように半導体素子の温度上昇が起こる。この温度上昇により、図20に示すように半導体素子のバンド吸收端が長波長側へシフトし、入射光の波長の光が受ける吸収係数が増加する。この吸収量の増加はさらに半導体素子の温度上昇を招き、その温度上昇はさらに吸収端のシフトを強める。この正帰還効果により図19(c)に示すように急激に出射光パワーが制限される。なお、図19(c)には、図19(a)に示す入射光の時間波形も重ねて示している。

【0009】なお、 E_{in}/E_g の値が1.1よりも大きいと、入射光のエネルギーが半導体素子の吸収バンドの中に入り、入射光パワーが小さくても大きな吸収損失を受け、入射光が遮断されてしまう。一方、 E_{in}/E_g の値が0.8よりも小さいと、入射光のエネルギーが半導体素子の吸収バンドから大きくずれてしまうので、上記の正帰還を引き起こすのに必要な温度上昇が得られず、光サージの抑圧が不可能になる。

【0010】また、本発明の光サージ抑圧回路は、集光手段による光パワーの集中度合い、すなわち絞り込む光ビームのスポット径に応じて感度が決まる。したがって、集光手段と半導体素子の距離を制御してスポット径を変えることにより、光サージ抑圧回路の感度を調整することができる。

【0011】

【発明の実施の形態】

(第1の実施形態) 図1は、本発明の第1の実施形態を示す。図において、1-1、1-2は光ファイバ、2は単レンズ集光系や多群構成のレンズ系から構成される入射側集光手段、3は入力光パワーの増加に応じて吸収が増加する半導体薄膜である。

【0012】半導体薄膜3は、図2(a)に示すように、InP基板31上にInGaAsP膜32を形成し、表面および裏面に無反射コーティング33-1、33-2を施した構成である。なお、InGaAsP膜32は、膜厚が厚くなると光サージ抑圧の性能が高まるが、光サージ抑圧回路としての損失が大きくなる。InGaAsP膜32の厚みは、一般的には1~20μm程度が適当である。また、図2(b)に示すように、多層化したInGaAsP層の間に透明層(InP層)を挿入したInGaAsP/InP層34を構成してもよい。多層化することにより吸収領域を分散し、過度の温度上昇を抑えることができる。

【0013】光ファイバ1-1からの光は、入射側集光手段2を介して半導体薄膜3に集光され、半導体薄膜3から出射された光が光ファイバ1-2に結合される。このとき、半導体薄膜3の上述した機能により入射光の光サージが抑圧される。なお、入射側集光手段2のレンズ系は、アクロマートやアポクロマートのような色消しレンズ系であってもよく、そうでなくてもよい。

【0014】(第2の実施形態) 図3は、本発明の第2の実施形態を示す。図において、1-1、1-2は光ファイバ、2は入射側集光手段、3は入力光パワーの増加に応じて吸収が増加する半導体薄膜、4は出射側集光手段である。光ファイバ1-1からの光は、入射側集光手段2を介して半導体薄膜3に集光され、半導体薄膜3から出射された光が出射側集光手段4を介して光ファイバ1-2に結合される。入射側集光手段2と出射側集光手段4は同様の構成のものでよい。半導体薄膜3の構成は第1の実施形態と同様であり、光サージ抑圧回路としての機能も同様である。

【0015】(第3の実施形態) 図4は、本発明の第3の実施形態を示す。図において、1-1、1-2は光ファイバ、2は入射側集光手段、5は入力光パワーの増加に応じて吸収が増加する半導体光導波路、4は出射側集光手段である。光ファイバ1-1からの光は、入射側集光手段2を介して半導体光導波路5に集光され、半導体光導波路5から出射された光が出射側集光手段4を介

て光ファイバ1-2に結合される。

【0016】半導体光導波路5は、図5に示すように、GaAs基板51上にGaAsコア52およびGaAlAsクラッド53のリッジ導波路を形成し、入射側および出射側の端面に無反射コーティング54-1、54-2を施した構成である。半導体光導波路5の機能は第1の実施形態における半導体薄膜3と同様であり、光サージ抑圧回路としての機能も同様である。

【0017】以上示した第1~3の実施形態において、半導体薄膜3または半導体光導波路5の温度が過度に上昇しないようにヒートシンクを設けてもよい。このような半導体素子とヒートシンクは、例えばAuSn半田を用いて固定する。また、半田部はAuコーティングを施してもよい。フリップチップ実装を行うことも可能である。また、半田の素材としてPbSnおよびInを使用してもよく、半田の代わりに接着剤を使用して固定してもよい。

【0018】第1および第2の実施形態における半導体薄膜3にヒートシンクを固定する場合には、図6に示すように、光が透過する部分を窓として開けた構造とすればよい。図6において(a)は表面、(b)は裏面の状態を示し、61はヒートシンク、62は半田、3は半導体薄膜、63は窓である。ヒートシンク61の材料としては、アルミナ、シリコン、ダイヤモンド、サファイア等を用いることができる。

【0019】(第4の実施形態) 図7は、本発明の第4の実施形態を示す。図において、1-1、1-2は光ファイバ、6は光サーキュレータ、7は集光手段、3'は入力光パワーの増加に応じて吸収が増加する反射型の半導体薄膜である。

【0020】反射型の半導体薄膜3'は、図8(a)に示すように、InP基板31上にInGaAsP膜32を形成し、表面に無反射コーティング33、裏面に高反射コーティング35を施した構成である。また、図8(b)に示すように、多層化したInGaAsP層の間に透明層(InP層)を挿入したInGaAsP/InP層34を構成してもよい。

【0021】光ファイバ1-1からの光は、光サーキュレータ6から集光手段7を介して反射型の半導体薄膜3'に集光され、半導体薄膜3'で反射した光が集光手段7から光サーキュレータ6を介して光ファイバ1-2に結合される。このように、反射型の半導体薄膜3'と光サーキュレータ6を用いることにより、第2の実施形態における入射側集光手段2と出射側集光手段4とを共用することができる。光サージ抑圧回路としての機能は第1の実施形態と同様である。

【0022】(第5の実施形態) 図9は、本発明の第5の実施形態を示す。図において、1-1、1-2は光ファイバ、6は光サーキュレータ、7は集光手段、5'は入力光パワーの増加に応じて吸収が増加する反射型の半

導体光導波路である。

【0023】反射型の半導体光導波路5'は、図10に示すように、GaAs基板51上にGaAsコア52およびGaAlAsクラッド53のリッジ導波路を形成し、入射側(出射側)端面に無反射コーティング54、反対の端面に高反射コーティング55を施した構成である。光ファイバ1-1からの光は、光サーキュレータ6から集光手段7を介して反射型の半導体光導波路5'に集光され、半導体光導波路5'の高反射コーティング55で反射した光が集光手段7から光サーキュレータ6を介して光ファイバ1-2に結合される。このように、反射型の半導体光導波路5'と光サーキュレータ6を用いることにより、第3の実施形態における入射側集光手段2と出射側集光手段4とを共用することができる。光サージ抑圧回路としての機能は第1の実施形態と同様である。

【0024】以上示した第4、5の実施形態においても同様に、反射型の半導体薄膜3'または半導体光導波路5'の温度が過度に上昇しないようにヒートシンクを設けることができる。この場合には、図6(b)に示すような窓63は不要である。

(第6の実施形態)図11は、本発明の第6の実施形態を示す。

【0025】図において、1-1、1-2は光ファイバ、7は集光手段、5'は入力光パワーの増加に応じて吸収が増加する反射型の半導体光導波路である。本実施形態の特徴は、図9に示す第5の実施形態における光サーキュレータ6に代わる手段として、光ファイバ1-1から反射型の半導体光導波路5'へ斜めに入射させ、入射と出射の光軸を分けるように構成したところにある。なお、反射型の半導体光導波路5'に代えて反射型の半導体薄膜3'を用いても同様である。

【0026】(第7の実施形態)図12は、本発明の第7の実施形態を示す。図において、1-1、1-2は光ファイバ、2は入射側集光手段、3は入力光パワーの増加に応じて吸収が増加する半導体薄膜、8は半導体薄膜3を光軸方向に微動させる微動機構、4は出射側集光手段である。

【0027】光ファイバ1-1からの光は、入射側集光手段2を介して半導体薄膜3に集光され、半導体薄膜3から出射された光が出射側集光手段4を介して光ファイバ1-2に結合される。このとき、半導体薄膜3が光軸方向に微動することにより、半導体薄膜3上の光ビームのスポット径を変化させることができる。このスポット径を大きくする方向に半導体薄膜3を移動させれば、局所的な温度上昇は小さくなり、半導体薄膜3の吸収端シフト量も減少するので、それによる吸収量の増加すなわち光サージ抑圧効果が弱まる。一方、スポット径を小さくする方向に半導体薄膜3を移動させれば光サージ抑圧効果が強まる。このように、半導体薄膜3の位置を微動機構8を用いて微動させることにより、光サージ抑圧回

路の感度を調整することができる。

【0028】(第8の実施形態)図13は、本発明の第8の実施形態を示す。図において、1-1、1-2は光ファイバ、9-1、9-2は中心部ほど屈折率が高くなったロッドレンズであり、その間に半導体薄膜3が挿入された構成である。すなわち、本構成は、図3に示す第2の実施形態における入射側集光手段2と出射側集光手段4をロッドレンズ9-1、9-2に置き換えたものに相当する。

【0029】光ファイバ1-1からの光は、ロッドレンズ9-1を介して集光され、半導体薄膜3上で焦点を結ぶ。半導体薄膜3を透過した光は、ロッドレンズ9-2を介して集光され、光ファイバ1-2に結合される。このようなロッドレンズ9-1、9-2を用いた構成では、空間レンズ系を使用するよりも簡単で小型な光サージ抑圧回路を構成することができる。また、空間レンズ系よりも機械的衝撃に強くなり、耐久性を増すことができる。

【0030】(第9の実施形態)図14は、本発明の第9の実施形態を示す。図において、1-1、1-2は光ファイバ、6は光サーキュレータ、9は中心部ほど屈折率が高くなったロッドレンズ、3'は反射型の半導体薄膜である。すなわち、本構成は、図9に示す第5の実施形態における集光手段7をロッドレンズ9に置き換えたものに相当する。光サージ抑圧回路としての機能は第8の実施形態と同様である。

【0031】(第10の実施形態)図15は、本発明の第10の実施形態を示す。図において、1-1、1-2は光ファイバ、9は中心部ほど屈折率が高くなったロッドレンズ、3'は反射型の半導体薄膜である。すなわち、本構成は、図11に示す第6の実施形態における集光手段7をロッドレンズ9に置き換えたものに相当する。光サージ抑圧回路としての機能は第8の実施形態と同様である。

【0032】(第11の実施形態)図16は、本発明の第11の実施形態を示す。図において、1-1、1-2は光ファイバ、9-1、9-2は中心部ほど屈折率が高くなったロッドレンズであり、その間に半導体薄膜3が挿入された構成である。ただし、半導体薄膜3の接触面が光軸に垂直な軸から傾いて配置される。これにより、半導体薄膜3の反射戻り光が抑圧され、その干渉効果による光強度の揺らぎの発生等の悪影響を抑えることができる。なお、以上示した第8~11の実施形態において、半導体薄膜3に代えて半導体光導波路5を用いてもよい。

【0033】(第12の実施形態)図17は、本発明の第12の実施形態を示す。図において、1は光ファイバ、2は入射側集光手段、3はPINフォトダイオード10の上層に配置された半導体薄膜である。図17(b)には、PINフォトダイオード10の上層にInGaAs

P膜3'2を配置し、表面に無反射コーティング3'3を施した構成を示す。光サージはこのInGaAsP膜3'2で吸収され、光サージによるPINフォトダイオード1'0の破壊を防ぐことができる。本構成は、PINフォトダイオード1'0の他に、アバランシェフォトダイオード、MSM受光素子についても有効である。

【0034】以上示した光サージ抑圧回路は、図18(a)に示すように、エルビウムドープファイバ型光増幅器EDFAの後段に配置することにより、入射光の瞬断により発生する光サージを効果的に吸収し、後段への光サージの伝搬を抑止することができる。また、図18(b)に示すように、エルビウムドープファイバ型光増幅器が多段構成されている場合には、その初段直後に光サージ抑圧回路を挿入すればよい。本光サージ抑圧回路はゆっくりとした回復動作をするので、これより後段での光サージの発生を抑止することができる。また、エルビウムドープファイバEDFA内に半導体薄膜3または半導体光導波路5を配置することにより、素子損失を補償することができる。

【0035】以上示した各実施形態の光サージ抑圧回路に用いられる半導体薄膜3または半導体光導波路5のコアは、バルクのInGaAsPまたはGaAsで構成されているが、InGaAs/InAlAs、InGaAs/InP、InGaAsP/InP等のMQW(多重量子井戸構造)でもよい。さらに、歪み超格子や半導体ドープガラスでもよい。また、効率はやや劣るがアモルファス材料でもよい。

【0036】

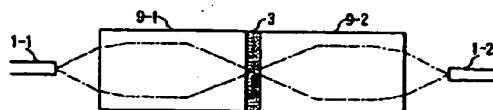
【発明の効果】以上説明したように、本発明の光サージ抑圧回路は、半導体素子(半導体薄膜または半導体光導波路)により光サージを直接抑圧する構成であるので、簡単かつ高速に動作させることができる。また、本発明の光サージ抑圧回路は、PINフォトダイオードなどの受光素子と一体化することにより、光サージの抑圧機能を有する受光素子を実現することができる。

【図面の簡単な説明】

- 【図1】本発明の第1の実施形態を示す図。
- 【図2】半導体薄膜3の構成例を示す図。
- 【図3】本発明の第2の実施形態を示す図。
- 【図4】本発明の第3の実施形態を示す図。
- 【図5】半導体光導波路5の構成例を示す図。
- 【図6】半導体薄膜3にヒートシンクを固定した例を示す図。

【図13】

本発明の第8の実施形態



【図7】本発明の第4の実施形態を示す図。

【図8】反射型の半導体薄膜3'の構成例を示す図。

【図9】本発明の第5の実施形態を示す図。

【図10】反射型の半導体光導波路5'の構成例を示す図。

【図11】本発明の第6の実施形態を示す図。

【図12】本発明の第7の実施形態を示す図。

【図13】本発明の第8の実施形態を示す図。

【図14】本発明の第9の実施形態を示す図。

【図15】本発明の第10の実施形態を示す図。

【図16】本発明の第11の実施形態を示す図。

【図17】本発明の第12の実施形態を示す図。

【図18】本発明の光サージ抑圧回路の配置例を示す図。

【図19】本発明の光サージ抑圧回路の動作例を説明する図。

【図20】本発明の光サージ抑圧回路におけるバンド吸収端のシフト動作を説明する図。

【符号の説明】

- 1 光ファイバ
- 2 入射側集光手段
- 3 半導体薄膜
- 3' 反射型の半導体薄膜
- 4 出射側集光手段
- 5 半導体光導波路
- 5' 反射型の半導体光導波路
- 6 光サーキュレータ
- 7 集光手段
- 8 微動機構
- 9 ロッドレンズ
- 10 PINフォトダイオード
- 31 InP基板
- 32 InGaAsP膜
- 33, 34 無反射コーティング
- 34 InGaAsP/InP層
- 35, 36 高反射コーティング
- 51 GaAs基板
- 52 GaAsコア
- 53 GaAlAsクラッド
- 61 ヒートシンク
- 62 半田
- 63 窓

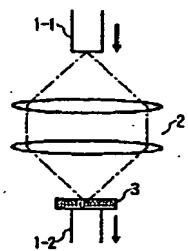
【図16】

本発明の第11の実施形態

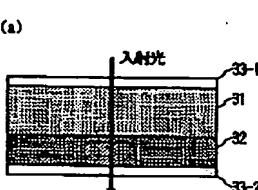


【図 1】

本発明の第1の実施形態



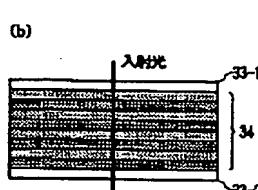
(a)



【図 2】

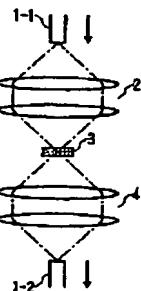
半導体薄膜3の構成例

(b)

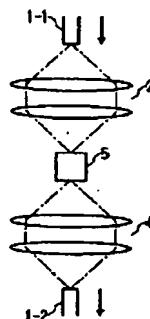


【図 3】

本発明の第2の実施形態 本発明の第3の実施形態

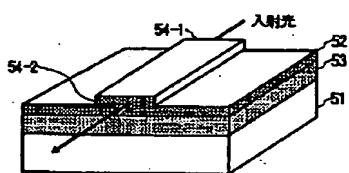


【図 4】

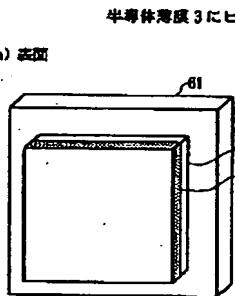


【図 5】

半導体光導波路5の構成例



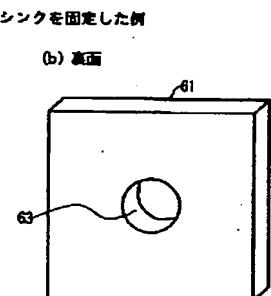
(a) 表面



【図 6】

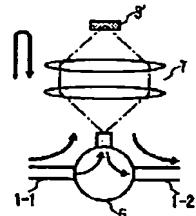
半導体薄膜3にヒートシンクを固定した例

(b) 表面



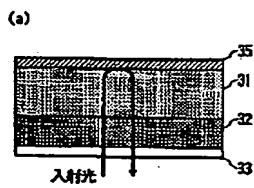
【図 7】

本発明の第4の実施形態

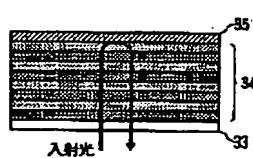


【図 8】

反射型の半導体薄膜3'の構成例

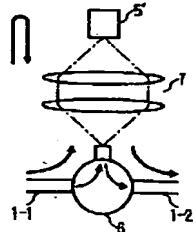


(b)

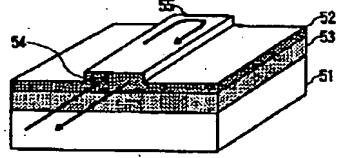


【図 9】

本発明の第5の実施形態

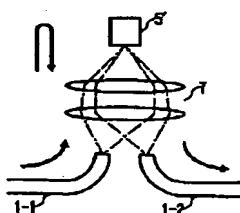


反射型の半導体光導波路5'の構成例



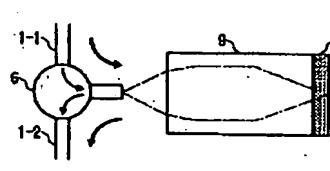
【図 11】

本発明の第6の実施形態



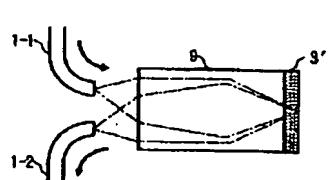
【図 14】

本発明の第8の実施形態



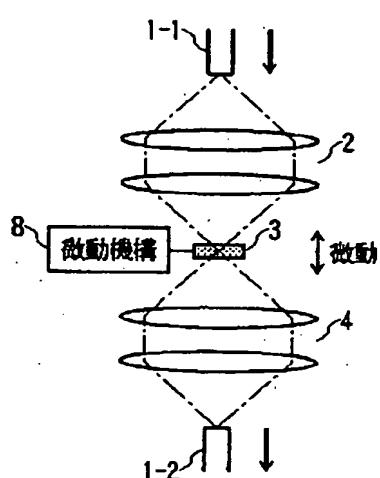
【図 15】

本発明の第10の実施形態



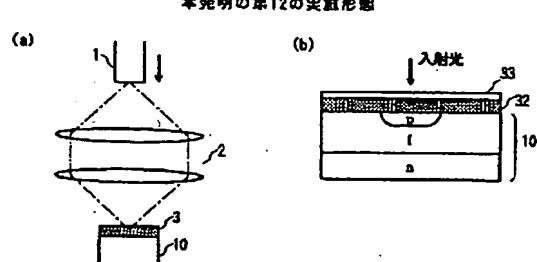
【図12】

本発明の第7の実施形態



【図17】

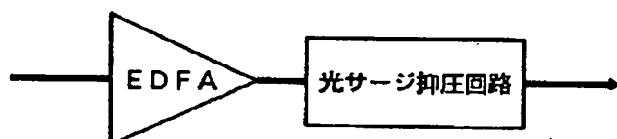
本発明の第12の実施形態



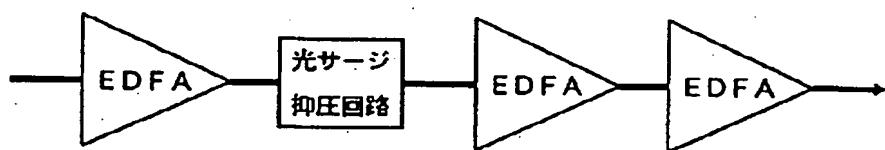
【図18】

本発明の光サージ抑圧回路の配置例

(a)

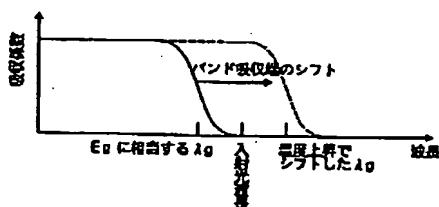


(b)

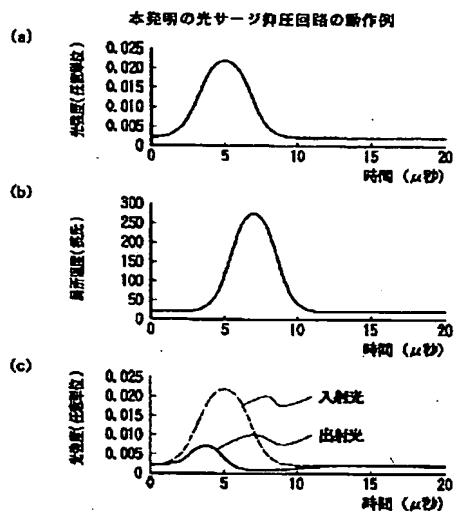


【図20】

本発明の光サージ抑圧回路におけるバンド幅狭帯のシフト動作



【図19】



フロントページの続き

(72)発明者 松村 和之

東京都新宿区西新宿三丁目19番2号 日本
電信電話株式会社内